

(C)

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-292091

(43)Date of publication of application : 18.10.1994

(51)Int.Cl.

H04N 5/335

(21)Application number : 05-076901

(71)Applicant : SONY CORP

(22)Date of filing : 02.04.1993

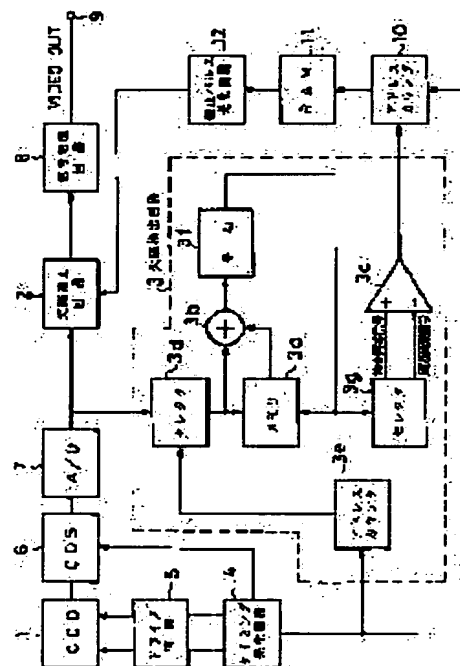
(72)Inventor : SHIMURA MASAYUKI

## (54) SOLID-STATE IMAGE PICKUP DEVICE

## (57)Abstract:

**PURPOSE:** To surely correct a defective picture element and to allow the device to cope with a electrostatic destruction and a change in defect due to an aging change in a video camera by correcting a defect based on a defective picture element detected by an image pickup output signal of a solid-state image pickup element.

**CONSTITUTION:** An image pickup output signal of a CCD image pickup element 1 is sampled and held by a sample-and-hold circuit 6, converted into a digital signal by an A/D converter 7 and fed to a defect correction circuit 2 and a defect detection circuit 3. Then a check picture element signal selected by a selector 3g and stored in one of storage elements is fed to one input terminal of a comparator circuit 3c comparing levels. Then a picture element signal stored in 8 storage elements around the storage element is fed to the other input terminal of the circuit 3c in time division and compared to compare the relation of magnitude. As a result, when the level of the check picture element signal is higher than levels of the 8 peripheral picture element signals, the picture element corresponding to the check picture element signal is discriminated to be a defective picture element.



## LEGAL STATUS

[Date of request for examination]

13.12.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]	3360346
[Date of registration]	18.10.2002
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	



## 【特許請求の範囲】

【請求項1】 固体撮像素子と、該固体撮像素子の出力信号が供給される欠陥補正回路と、前記固体撮像素子の出力に基いて欠陥を検出する欠陥検出回路とを有し、該欠陥検出回路の出力信号に基づいて前記欠陥補正回路で前記固体撮像素子の欠陥補正を行うようにした固体撮像装置において、前記欠陥検出回路をメモリと、加算回路と、周辺画素信号との相関関係を検出する相関検出手段とより構成し、各フィールドに対応する画素信号を夫々フィールド毎に前記加算回路で加算して前記メモリに記憶し、所定数のフィールドに亘って加算された画素信号であって、検査画素信号とその周辺の画素信号とを前記相関検出手段で相関関係を検出して欠陥画素を検出するようにしたことを特徴とする固体撮像装置。

【請求項2】 請求項1記載の固体撮像装置において、前記相関検出手段は画素信号レベルを比較する比較回路であることを特徴とする固体撮像装置。

【請求項3】 請求項1又は請求項2記載の固体撮像装置において、前記メモリを水平方向に $(n+2)$ 個の画素信号及び垂直方向に3個の画素信号の $(n+2) \times 3$ 個の画素信号を記憶できる $(n+2) \times 3$ 個の記憶素子より構成し、前記メモリの $n \times 3$ 個の記憶素子の部分を用いて1フレーム毎に水平方向に1画素信号づつづらしながら加算して記憶すると共に $n$ 回加算された画素信号を加算された最終列の記憶素子を含めて残りの記憶素子に記憶して、これを相関関係を検出する検査領域とするようにしたことを特徴とする固体撮像装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明はCCD固体撮像素子等を使用した固体撮像装置に関する。

## 【0002】

【従来の技術】一般にCCD等の半導体で形成した固体撮像素子では、半導体の局所的な結晶欠陥等の欠陥画素が生じることがあり、このような場合、その欠陥画素が画質を劣化させる原因となることが知られている。この欠陥画素に起因する画質劣化をなくすために、CCD等を用いた固体撮像装置において従来より欠陥補正が行われていた。

【0003】従来の欠陥補正においては、固体撮像素子の出荷選別時に、その固体撮像素子に含まれる欠陥画素を検出し、その欠陥画素に関する欠陥データをROMに記憶させ、このROMをこの固体撮像素子と対にして出荷し、通常の撮像時に、このROMに記憶保持された欠陥データに基づいて、この固体撮像素子の欠陥画素を特定し、その欠陥画素についての画素信号に対して欠陥補正を行うようにしていた。

## 【0004】

【発明が解決しようとする課題】しかしながら、従来の

欠陥補正では、この固体撮像素子の出荷選別段階でROMに記憶保持した欠陥データを用いて欠陥補正を行うようにしていたので、半導体の局所的な結晶欠陥等に伴う画素欠陥には対応できるものの、この固体撮像素子のビデオカメラへの組込み時の静電破壊や、ビデオカメラの搭載後の経時変化に伴う欠陥変化には対応できない不都合があった。

【0005】また、この固体撮像素子とROMとを対にしたものでは製造に手間がかかると共にこのROMが付属となることから価格が高くなり、且つ全体のサイズが大きくなる不都合があった。

【0006】本発明は斯る点に鑑み固体撮像素子と対となる欠陥データを記憶したROMを必要とすることなく、欠陥画素を確実に補正できるようにすると共に静電破壊や、ビデオカメラ搭載後の経時変化に伴う欠陥変化にも対応できるようにすることを目的とする。

## 【0007】

【課題を解決するための手段】本発明固体撮像装置は例えば、図1に示す如く、固体撮像素子1と、この固体撮像素子1の出力信号が供給される欠陥補正回路2と、この固体撮像素子1の出力信号に基づいて欠陥画素を検出する欠陥検出回路3とを有し、この欠陥検出回路3の出力信号に基づいて、この欠陥補正回路2でこの固体撮像素子1の欠陥補正を行うようにした固体撮像装置において、この欠陥検出回路3をメモリ3aと、加算回路3bと、周辺画素信号との相関関係を検出する相関検出手段3c、3gとより構成し、各フィールドに対応する画素信号を夫々フィールド毎にこの加算回路3bで加算してこのメモリ3aに記憶し、所定数のフィールドに亘って加算された画素信号であって、検査画素信号とその周辺の画素信号とをこの相関検出手段3c、3gで相関関係を検出して欠陥画素を検出するようにしたものである。

【0008】また本発明固体撮像装置は例えば図1、図3に示す如く上述において、相関検出手段3cは画素信号レベルを比較する比較回路である。

【0009】また本発明固体撮像装置は例えば図1、図2に示す如く、上述において、このメモリ3aを水平方向に $(n+2)$ 個の画素信号及び垂直方向に3個の画素信号の $(n+2) \times 3$ 個の画素信号を記憶できる $(n+2) \times 3$ 個の記憶素子20a, 20b...20g, 21a...21g, 22a...22gより構成し、このメモリ3cの $n \times 3$ 個の記憶素子20c, 20d...20g, 21c...21g, 22c...22gの部分を用いて1フレーム毎に水平方向に1画素信号づつづらしながら加算して記憶すると共に $n$ 回加算された画素信号を加算された最終列の記憶素子20c, 21c, 22cを含めて残りの記憶素子20a, 20b, 21a, 21b, 22a, 22bに記憶して、これを相関関係を検出する検査領域とするようにしたものである。

## 【0010】

【作用】斯る本発明においては、固体撮像素子1よりの出力信号より、欠陥画素を検出し、この検出された欠陥画素に基づいて欠陥補正を行なっているの、固体撮像素子1と対となる欠陥データを記憶したROMを必要とすることなく、欠陥画素を確実に補正できると共に静電破壊や、ビデオカメラ搭載後の経時変化等に伴う欠陥変化にも対応できる。また同一画素信号を所定数のフィールドに亘って加算した画素信号の相関関係を検出しているのでS/Nが改善され検出精度が向上する。

#### 【0011】

【実施例】以下図面を参照して本発明固体撮像装置の一実施例につき説明する。図1において、1はCCD撮像素子を示し、被写体からの入射光を撮像レンズ、光学フィルタを介して、このCCD撮像素子1の撮像面に導く如くする。本例においては説明を簡単にするため、このCCD撮像素子1は白黒映像信号が得られるものとする。

【0012】このCCD撮像素子1の電荷転送方式として例えばインターライン転送方式とする。この場合はフィールド毎に画素の加算する組み合わせが変わるので、一つの画素に欠陥があっても、奇数フィールド及び偶数フィールドの両フィールドに欠陥が現れるため、この両フィールドで欠陥補正が必要である。

【0013】このCCD撮像素子1の各画素の読出しと、垂直及び水平転送の各駆動制御は、タイミング発生回路4で発生される各種タイミング信号に基づいてドライバ回路5によって行なわれる。このCCD撮像素子1の撮像出力信号（CCD出力信号）は、サンプルホールド回路6でサンプルホールドされ、かつA-D変換器7でデジタル化された後、欠陥補正回路2及び欠陥検出回路3に供給される。

【0014】この欠陥補正回路2は欠陥検出回路3で検出された欠陥画素について、リアルタイムで、その画素信号を例えば前後の画素信号の平均値で置換するいわゆる平均値補間によって欠陥補正を行う。

【0015】次に本例の特徴とする欠陥検出回路3につき説明する。本例においてはA-D変換回路7の出力側に得られるデジタル化された撮像出力信号をセレクタ3dを介して加算回路3b及びメモリ3aに供給する如くする。

【0016】このメモリ3aとしては水平方向に $(n+2)$ 個及び垂直方向に3個の $(n+2) \times 3$ 個の画素信号を記憶できる如くする。この $n$ を大きくすれば本例では加算平均するので、この加算平均する回数が増えるため、より検出精度が向上する。しかしながら、この $n$ の増大は使用するメモリ3aの容量を増加させるためあまり大きくすることは好ましくない。本例においては、このメモリ3aとして水平方向に7個の画素信号を記憶できる如くすると共に垂直方向に3個の画素信号を記憶できる21個の記憶素子20a, 20b, ……20g、2

1a, ……21g、22a, ……22gより構成する。

【0017】この場合、本例においてはセレクタ3dはフレーム毎に一方のフィールド例えば奇数フィールドの画面における水平方向に5個、垂直方向に3個の計15個の画素信号をアドレスカウンタ3eの指示に従って通過する如くする。この場合フレーム毎に水平方向に1画素信号づつずらした15個の画素信号を通過する如くする。

【0018】また本例においてはフレーム毎に、このセレクタ3dよりの15個の画素信号とすでにメモリ3aに記憶されている同一の画素信号とを加算回路3bで加算し、この加算回路3bよりの加算信号を平均回路3fで平均して、メモリ3aの所定の記憶素子に記憶する如くする。

【0019】この場合、本例においては、図2Aに示す如くこのメモリ3aの水平方向に5個及び垂直方向へ3個の $3 \times 5$ 個の15個の記憶素子20c, 20d…20g, 21c…21g, 22c…22gを使用してこの加算平均の画素信号を記憶する如くすると共にこのメモリ3aの左端より2列の記憶素子20a, 20b, 21a, 21b, 22a, 22bには記憶素子20c, 21c, 22cに得られた5回加算平均した画素信号がフレーム毎に順次供給され2フレーム間保持する如くなる。

【0020】従って本例においては図2Eに示す如く、このメモリ3aの9個の記憶素子20a, 20b, 20c, 21a, 21b, 21c, 22a, 22b, 22cを検査領域23とする。本例においてはこの水平方向に3個及び垂直方向に3個の $3 \times 3$ 個の記憶素子20a, 20b, 20c, 21a, 21b, 21c, 22a, 22b, 22cの中心の記憶素子21bに記憶されている画素信号を検査画素信号とする。

【0021】本例においてはセレクタ3gにより選択して記憶素子21bに記憶した検査画素信号をレベルを比較する比較回路3cの一方の入力端子に供給すると共にこの比較回路3cの他方の入力端子にこの記憶素子21bの周辺の8個の記憶素子20a, 20b, 20c, 21a, 21c, 22a, 22b, 22cに夫々記憶した画素信号を時分割で夫々順番に供給して比較して、大小関係を比較し、この検査画素信号のレベルが周辺の8個の画素信号のレベルより大きいとき（白点欠陥の場合）に、この検査画素信号に対応する画素を欠陥画素と判定する。

【0022】この比較回路3cにおいて欠陥画素を検出したときには、その欠陥画素の位置をアドレスカウンタ10によりアドレス変換し、RAM11に格納し、補正パルス発生回路12より、このアドレスで補正パルスを欠陥補正回路2に供給する如くする。この欠陥補正回路2で欠陥補正された撮像出力信号は、信号処理回路8により各種の信号処理が施されてビデオ信号としてビデオ

出力端子9に導出される。

【0023】ここでこの欠陥検出回路につき更に述べるに、CCD撮像素子1から得られる画素信号の空間的配列の一例は図4に示す如く、 $n-1$ ラインの画素信号が $A_{11}$ ,  $A_{12}$ ,  $A_{13}$ ...で $n$ ラインの画素信号が $A_{21}$ ,  $A_{22}$ ,  $A_{23}$ ...で $n+1$ ラインの画素信号が $A_{31}$ ,  $A_{32}$ ,  $A_{33}$ ...であったとする。また、この図4の空間的画素信号の配列において $n$ ラインの画素信号 $A_{25}$ に対応する画素が欠陥であったとする。

【0024】今、図2Aに示す如くメモリ3aの記憶素子20c, 20d...20gに画素信号 $A_{11}$ ,  $A_{12}$ ... $A_{15}$ 、記憶素子21c, 21d...21gに画素信号 $A_{21}$ ,  $A_{22}$ ... $A_{25}$ 、記憶素子22c, 22d...22gに画素信号 $A_{31}$ ,  $A_{32}$ ... $A_{35}$ が記憶されていたとする。この場合セクタ3dによる画素信号の選択はフレーム毎に水平方向へ1画素づつずらして処理しているので、常にメモリ3aの左端より第3番目の列の記憶素子20c, 21c, 22cに記憶されている画素信号が5回加算平均された信号となる。

【0025】この場合加算平均処理しているため、欠陥画素に対応する画素信号は周囲の画素信号の平均画素レベルよりも大きく（白点欠陥の場合）なる。

【0026】この画素信号 $A_{25}$ に対応する画素が欠陥であったときには図2Aに示す如く右端の記憶素子21gに記憶されており、次のフレームの奇数フィールドでは図2Bに示す如くこの画素信号 $A_{25}$ は2回加算平均されたものとなり、右端より2番目の記憶素子21fに記憶され、順次同様にして第4番目のフレームでは図2Cに示す如く、この画素信号 $A_{25}$ は4回加算平均されたものとなり、右端より4番目の記憶素子21dに記憶され、第5番目のフレームでは図2Dに示す如く、この画素信号 $A_{25}$ は5回加算平均されたものとなり、右端より3番目の記憶素子21cに記憶され、検査領域23に入る。

【0027】第6番目のフレームでは図2Eに示す如く、画素信号 $A_{25}$ は記憶素子21bに記憶され検査画素信号となる。その他の画素信号も同様である。

【0028】この場合検査領域23の記憶素子20a, 20b及び20cに記憶されている $n-1$ ラインの画素信号 $A_{14}$ ,  $A_{15}$ 及び $A_{16}$ は図3Aに示す如く欠陥画素に対応せず、そのレベルは比較的小であり、また記憶素子21a及び21cに記憶されている $n$ ラインの画素信号 $A_{24}$ 及び $A_{25}$ と記憶素子22a, 22b及び22cに記憶されている $n+1$ ラインの画素信号 $A_{34}$ ,  $A_{35}$ 及び $A_{36}$ とは図3B及びCに示す如く欠陥画素に対応せず、そのレベルは比較的小さく、この検査画素信号である画素信号 $A_{25}$ は図3Bに示す如く、欠陥画素に対応し、そのレベルは比較的大きい。

【0029】即ち画素信号 $A_{25}$ は8個の周辺画素信号 $A_{14}$ ,  $A_{15}$ ,  $A_{16}$ ,  $A_{24}$ ,  $A_{26}$ ,  $A_{34}$ ,  $A_{35}$ ,  $A_{36}$ と大小関係（相関関係）を比較回路3cで調べたときに、この

画素信号 $A_{25}$ はこの8個の周辺画素信号 $A_{14}$ ,  $A_{15}$ ,  $A_{16}$ ,  $A_{24}$ ,  $A_{26}$ ,  $A_{34}$ ,  $A_{35}$ ,  $A_{36}$ より大きいので、この画素信号 $A_{25}$ に対応する画素が欠陥画素であると判定し、この欠陥画素の位置をアドレスとしてRAM11に記憶する如くする。

【0030】上述を奇数フィールド及び偶数フィールドの全画素信号に亘って行い欠陥画素のアドレスをRAM11に記憶し、このRAM11に記憶された欠陥画素のアドレスに応じて補正パルスを送出する。欠陥補正を行う如くする。

【0031】以上述べた如く、本例によれば固体撮像素子1よりの撮像出力信号より欠陥画素を検出し、この検出された欠陥画素に基づいて欠陥補正を行なうので、この固体撮像素子1と対となる欠陥データを記憶したROMを必要とすることなく、欠陥画素を確実に補正できると共に静電破壊や、ビデオカメラ搭載後の経時変化等に伴う欠陥変化にも対応できる利益がある。

【0032】また、本例においては欠陥検出回路3のメモリ3aとして、 $(n+2) \times 3$ 個例えば $7 \times 3$ 個の画素信号を記憶できる記憶素子より構成したものを使用する如くしたので、このメモリ容量を非常に少なくでき、回路規模、消費電力を小さくできる利益がある。

【0033】また本例においては欠陥検出回路3において同一画素信号を所定数のフィールド例えば5フィールドに亘って加算し、これにより相関関係を検出しているので $S/N$ が改善され検出精度が向上する利益がある。

【0034】尚上述実施例においてはCCD撮像素子1として白黒映像信号を得るものを使用した例につき述べたが、このCCD撮像素子としてカラーCCD撮像素子を用いたときにおいても例えば現在の主流である補色市松の色フィルタを用いた際にはインターライン転送方式の読み出しにより各フィールドにおいて4種類の色加算された出力信号が得られるが、同色信号のみを上述の同様に処理すれば、上述と同様に欠陥画素を検出することができ、上述同様の作用効果が得られることは容易に理解できよう。この場合各フィールドの4色について平行して同時処理するか、順番に処理するかはいずれも可能である。このときの平行同時処理は総処理時間は短くなるが、当然ながら回路規模が大きくなる。

【0035】また上述実施例ではCCD撮像素子の白点欠陥につき述べたが、黒点欠陥のときは図1実施例における比較回路3cにおいて、周辺画素信号のレベルに達しないときを欠陥と判定するようにすれば上述と同様に本例を適用できることは勿論である。

【0036】また上述実施例においては、検査画素信号と周辺画素信号との大小関係により欠陥を検出する如く述べたが、この代わりにその他の相関検出例えばフィルタリング、微分処理等を用いても上述同様の作用効果が得られることは勿論である。

【0037】また本発明は上述実施例に限ることなく本

発明の要旨を逸脱することなくその他種々の構成が取得することは勿論である。

### 【0038】

【発明の効果】以上述べた如く、本発明によれば固体撮像素子1よりの撮像出力信号より欠陥画素を検出し、この検出された欠陥画素に基づいて欠陥補正を行なうので、この固体撮像素子1と対となる欠陥データを記憶したROMを必要とすることなく、欠陥画素を確実に補正できると共に静電破壊や、ビデオカメラ搭載後の経時変化等に伴う欠陥変化にも対応できる利益がある。

【0039】また本発明においては欠陥検出回路3のメモリ3aとして $(n+2) \times 3$ 個例えば $7 \times 3$ 個の画素信号を記憶できる記憶素子より構成したものを使用する如くしたので、このメモリ容量を非常に少なくでき、回路規模、消費電力を小さくできる利益がある。

【0040】また本発明においては欠陥検出回路3において同一画素信号を所定数のフィールド例えば5フィールドに亘って加算し、これにより相関関係を検出しているのでS/Nが改善され検出精度が向上する利益があ

る。

### 【図面の簡単な説明】

【図1】本発明固体撮像装置の一実施例を示す構成図である。

【図2】本発明の説明に供する線図である。

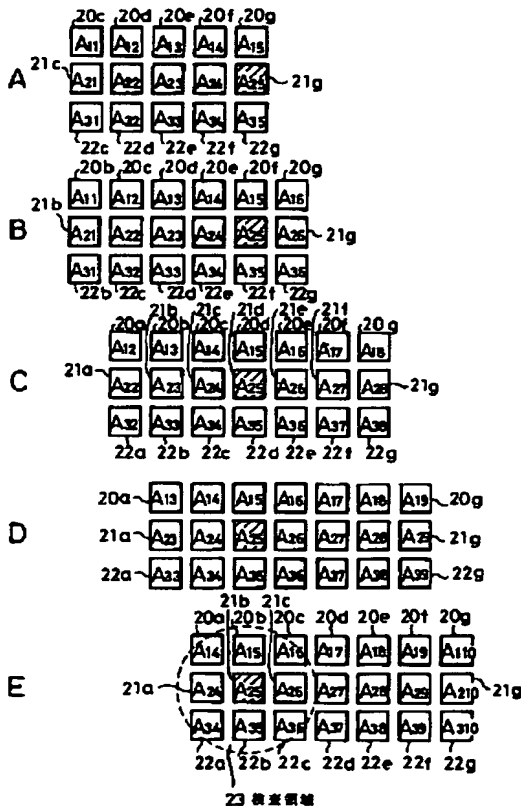
【図3】本発明の説明に供する線図である。

【図4】画素信号の空間的配列図である。

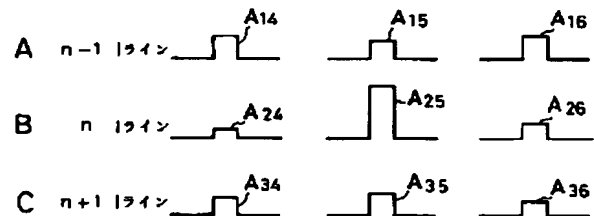
### 【符号の説明】

- 1 CCD撮像素子
- 10 欠陥補正回路
- 3 欠陥検出回路
- 3a メモリ
- 3b 加算回路
- 3c 比較回路
- 3d, 3g セレクタ
- 3f 平均回路
- 8 信号処理回路
- 11 RAM

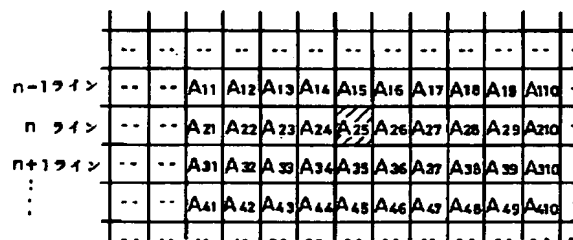
【図2】



【図3】

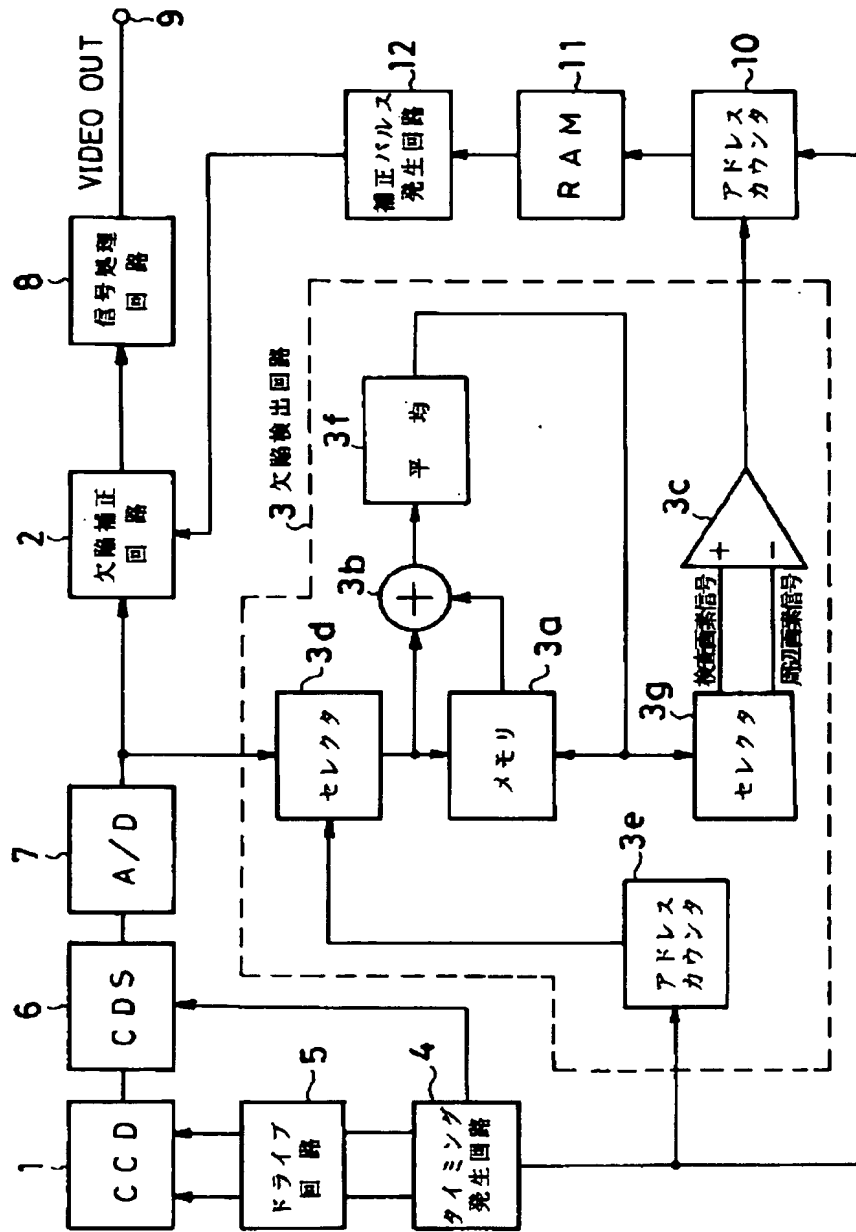


【図4】



画素信号の空間的配列図

【図1】



本発明固体撮像装置の例